

## インテル® Agilex™ FPGA アクセラレーターによる、第 4 世代インテル® Xeon® プラットフォームの TCO、パフォーマンス、柔軟性の向上

### 要点:

- インテルは、インフラストラクチャー・プロセッシング・ユニット (IPU) 市場のボリュームリーダーであり、主要プロバイダーや Tier 1 クラウド・サービスプロバイダーの多くと連携
- 専用の Compute Express Link (CXL) IP ブロックを備えた業界初の FPGA で、他の CXL を実装した FPGA 製品と比較して、ポートあたり 4 倍の CXL 帯域幅を実現<sup>1</sup>
- PCI-SIG 5.0 準拠の FPGA で、他の PCI-SIG リストの FPGA と比較して、ポートあたり 2 倍の PCIe 5.0 帯域幅<sup>2</sup>

### インテルのディスクリート FPGA アクセラレーターを使う上位 5 つの理由

- TCO の削減
- システムの柔軟性向上
- 差別化
- 高いパフォーマンス
- セキュリティの強化

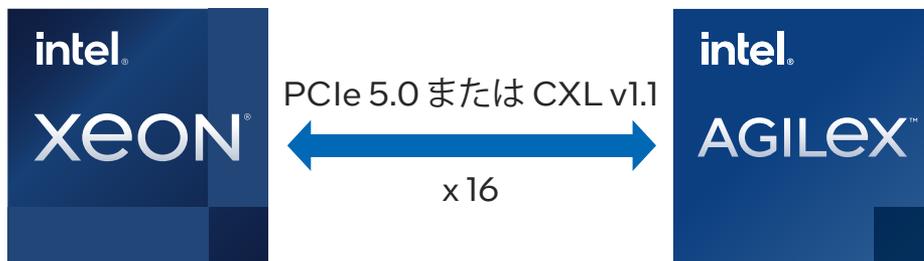
新たなワークロードによる性能に対する絶え間ない要求や、データセンターやネットワークに流入するデータの驚異的な増加は、より迅速な処理とさらなるメモリー帯域幅を必要としています。アクセラレーターは、複雑なタスクを加速して総合的な効率を向上し、総所有コスト (TCO) の削減に役立ちます。第 4 世代インテル® Xeon® スケーラブル・プロセッサ・ファミリーは、急速な増加を続けるワークロードのパフォーマンスを強化する設計で、市販されている CPU の中で最多のアクセラレーターを内蔵し、人工知能 (AI)、分析、ネットワーク、ストレージ、HPC のパフォーマンスを向上させます。

### ディスクリート・アクセラレーターとしてのインテル® FPGA

新しく高速な CPU とアクセラレーターの併用は、一般的なサーバー・アーキテクチャーとして急速に増加しています。第 4 世代インテル® Xeon® プロセッサとインテル® Agilex™ FPGA ベースのアクセラレーターの組み合わせにより、サーバーの TCO を改善し、データセンター使用率を向上します。これはインフラストラクチャーまたはマイクロサービスが使用する CPU コアを解放し、ほかの重要なタスクにおいてコアを再利用することにより、コンピューティング効率が向上し、ユーザーは新規サーバーへの投資をせずに、さらなるワークロードを実行できます。

FPGA は、さまざまなアプリケーション向けに特定ワークロードに合わせた再プログラムが可能で、絶えず変化する環境の中で、顧客の管理や急成長をサポートします。この柔軟性により、プロトタイプ作成時のバグ修正から、すでに現場に導入されたシステムへの新機能追加まで、システムのライフサイクルを通じてさまざまな変更が可能です。また、ハードウェアのプログラミング機能は、機器プロバイダーに新しい独自の機能を提供し、迅速に競合との差別化を実現します。FPGA は、新機能の実装および市場投入までの期間が最も短いデバイスとして、よく知られています。

選択したアルゴリズムを CPU から FPGA ハードウェア (すなわち、ソフトウェア処理→ハードウェア処理) にオフロードすることで、並列処理によるより優れたパフォーマンスが得られます。インテル® Agilex™ FPGA アクセラレーターは、新しい第 4 世代インテル® Xeon® プロセッサをベースにしたサーバーの PCIe 5.0 および Compute Express Link (CXL) による高スループットで拡張性に優れた IO テクノロジーの活用により、システム規模でパフォーマンス向上を実現します。



## サードパーティーのテストに基づく ユーザーのメリット<sup>3,4,5,6</sup>

第 4 世代インテル® Xeon® スケーラブル・プロセッサ・ファミリーとインテル® Agilex™ FPGA をいち早く導入したお客様の事例を紹介いたします。

- Meta (クラウド) – 第 4 世代インテル® Xeon® スケーラブル・プロセッサ搭載サーバーに CXL メモリーを追加し、さらに Transparent Page Placement メモリー・アルゴリズムを使用すると、クラウドベースのワークロードで Linux のパフォーマンスが最大 18% 向上。CXL でサーバーメモリーの使用効率が向上し、TCO を削減。
- Unifabrix (HPC) – 第 4 世代インテル® Xeon® スケーラブル・プロセッサ搭載サーバーに CXL メモリーを追加することで、HPCG スコアが 26% 向上し、CPU コアの使用が 189% 増加。
- Liquid Markets (FSI) – CXL の使用により、各種の電子取引ワークロードのレイテンシーを 30% 削減。インテル® Agilex™ FPGA を CXL と併用し、金融モデルの実行を迅速化。
- Atomic Rules (一般的なコンピューティング) - インテル® Agilex™ FPGA に内蔵の Atomic Rules の Arkville データムーバー IP が、最大 400Gbps の PCIe 5.0 スループットを実現。ホストメモリーと FPGA 間で低レイテンシーかつ高速データ転送を必要とするアプリケーションの場合、このソリューションは、CPU コアの使用を最小限に抑えメモリー複製を排除して、システム全体の効率を向上。

インテル® Agilex™ FPGA はセキュリティー機能を複数提供し、システム設計者はこれを開発した独自のアルゴリズム (改良型の暗号化 / 暗号解除機能など) と組み合わせて、システム全体のセキュリティーの層を深めることが可能です。インフラストラクチャーやマイクロサービスを CPU から FPGA にオフロードに FPGA アクセラレーターを使用している場合、FPGA 上のオフロードされた作業と、残りの CPU の作業との間で、アプリケーションとテナントの分離を可能にするセキュリティーの「エアギャップ」が生まれ出されます。

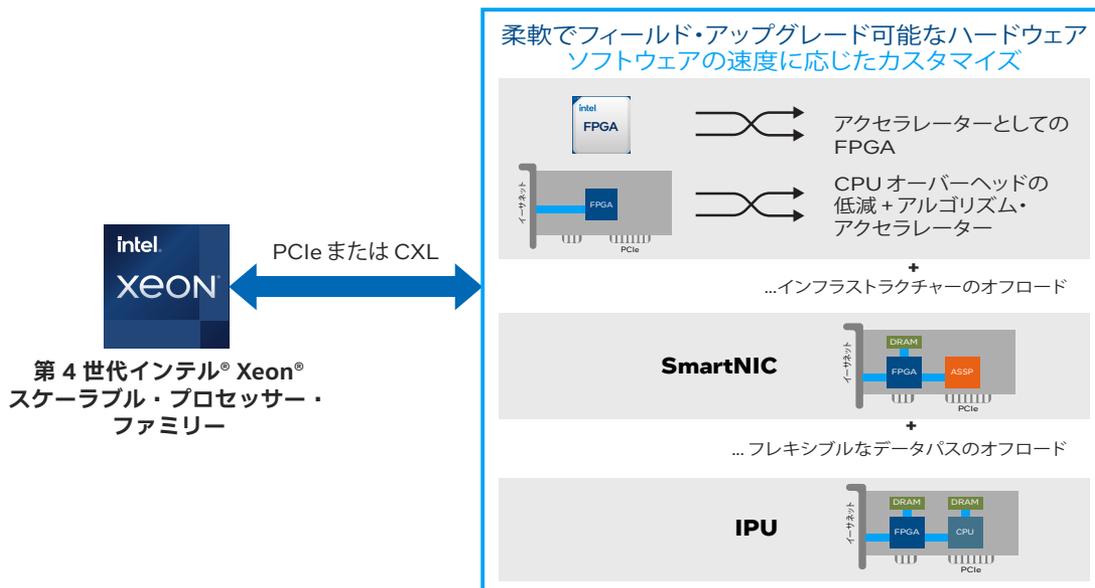
## インテル® オープン FPGA スタックによる カスタム・ソリューションの開発

インテル® Agilex™ FPGA ベースのアクセラレーターにより、新しいインテル® オープン FPGA スタック (インテル® OFS) を用いた独自のアクセラレーション・プラットフォームの開発が可能です。Git リポジトリを通じて提供されるこのスケーラブルなインフラストラクチャーは、さまざまなプロジェクトにおいてソフトウェア、ハードウェア、ワークロードの開発を加速します。ソースアクセスが可能なインテル® OFS ハードウェアおよびソフトウェア・コードを活用したカスタム・プラットフォーム・ソリューションの作成が、この新しいフレームワークにより実現できます。この新しいフレームワークの活用を進める顧客は、アップストリームされたインテル® OFS カーネルとユーザー・スペース・コードによる、導入の迅速化をすでに体験しています。その他のアクセラレーション関連ソフトウェアの FPGA サポートには、インテル® oneAPI、データプレーン開発キット (DPDK)、インフラストラクチャー・プログラマー開発キット (IPDK)、P4 などがあります。

## インテル® Agilex™ FPGA: ディスクリット・アクセラレーターに最適なビルディング・ブロック

インテル® Agilex™ FPGA ファミリーは、インテルのイノベーション、製造能力、そして供給の回復力などをベースにしています。先進の 10nm SuperFin テクノロジー (F シリーズと I シリーズ)、Intel 7 テクノロジー (M シリーズ) と第 2 世代インテル® Hyperflex™ FPGA アーキテクチャーにより構築されたインテル® Agilex™ デバイスは、競合の 7nm FPGA 製品と比較して約 2 倍優れたワット当たりのファブリック性能<sup>7</sup> を実現します。インテル® Agilex™ デバイスはさらに、組み込みの Arm ベースのプロセッサ、DDR5 と HBM2e のサポート、最大 116Gbps のトランシーバー、400GbE、MACsec ソフト IP との組み合わせによる高速暗号化エンジン、PCI Express (PCIe) 5.0 および CXL (v1.1 および v2.0) を提供します。

インテル® Agilex™ FPGA と第 4 世代インテル® Xeon® スケーラブル・プロセッサ・ファミリーは、究極のコンピューティング能力とアクセラレーターの組み合わせであり、幅広いワークロードとユースケースに対応する、サーバー・プラットフォームを実現します。



## 採用事例

Meta は クラウド・サーバー・メモリー・リソースの使用率向上に CXL を活用

- ホワイトペーパー: <https://arxiv.org/abs/2206.02878>
- CXL デモ動画: <https://www.youtube.com/watch?v=lswQCyHnauY>

## 対象用途

プラットフォーム	詳細	対象用途
<b>IPU プラットフォームとアダプター</b> 	<ul style="list-style-type: none"> <li>• ハード化されたアクセラレーターとイーサネット接続性を備えた先進のネットワーク・デバイス。</li> <li>• 密接に結合された専用のプログラマブル・コアによる、インフラストラクチャー機能の高速化および管理。</li> <li>• インフラストラクチャーを完全にオフロードし、インフラストラクチャー・アプリケーションを実行することを目的としたホストのコントロール・ポイントとして機能することで、一層強化されたセキュリティを提供。</li> </ul>	クラウド・インフラストラクチャー・ワークロード: <ul style="list-style-type: none"> <li>• Open vSwitch</li> <li>• NVMe over Fabrics</li> <li>• リモート・ダイレクト・メモリー・アクセス (RDMA コンバージド・イーサネット v2 (RoCEv2))</li> </ul>
<b>SmartNIC</b> 	<ul style="list-style-type: none"> <li>• プログラマブル・アクセラレーターとイーサネット接続性を備えたプログラマブル・ネットワーク・アダプター・カード。</li> <li>• ホスト CPU 上で動作するインフラストラクチャー・アプリケーションを高速化。</li> </ul>	<ul style="list-style-type: none"> <li>• インターネット・プロトコル・セキュリティ (IPSec)</li> <li>• vFirewall</li> <li>• セグメント・ルーティング・バージョン (SRv6)</li> <li>• 仮想ネットワーク機能 (VNF)</li> <li>• 管理されている IP ネットワークを介したプロフェッショナル・メディア</li> <li>• 4G/5G 仮想化無線アクセス・ネットワーク (vRAN)</li> </ul>

インテル® FPGA アクセラレーション・ボードとプラットフォームの詳細については、<https://www.intel.com/content/www/jp/ja/products/details/fpga/platforms.html> を参照してください。

## 詳細

[www.intel.co.jp/AccelerateWithXeon](http://www.intel.co.jp/AccelerateWithXeon)

[www.intel.co.jp/agilex](http://www.intel.co.jp/agilex)



**脚注 1** – インテル® Agilex™ FPGA CXL ハードウェアおよびソフトウェア IP のテスト結果 (Gen5x16 の CXL リンク) とサードパーティーの CXL ソフトウェア IP (Gen4x8 の CXL リンク) を使用した Xilinx FPGA の比較に基づく。ともに量産前の第 4 世代インテル® Xeon® スケーラブル・プロセッサとの相互運用モード時。

**脚注 2** – PCI-SIG リストの FPGA に基づく。インテル® Agilex™ FPGA R タイル PCIe IP (Gen5x16 / 32GT/s) と Xilinx Versal Premium ACAP CPM5 (Gen5x16 / 16GT/s) との比較

**脚注 3** – 出典: <https://arxiv.org/abs/2206.02878>。量産前の第 4 世代インテル® Xeon® プロセッサ、インテル® Agilex™ FPGA、インテル® FPGA CXL IP を使用したサードパーティーの実装とベンチマークに基づく。結果は状況によって変わります。

**脚注 4** – 量産前の第 4 世代インテル® Xeon® プロセッサ、インテル® Agilex™ FPGA、インテル® FPGA CXL IP を使用したサードパーティーの実装とベンチマークに基づく。

**脚注 5** – 出典: <https://www.businesswire.com/news/home/20221018005068/en/Liquid-Markets-Unveils-%C3%9CberNIC%E2%84%A2-an-Ethernet-Adapter-Exclusively-Based-on-Intel-Agilex-FPGAs>。サードパーティーの実装とベンチマークに基づく。結果は状況によって変わります。

**脚注 6** – 試作品の第 4 世代インテル® Xeon® プロセッサ、インテル® Agilex™ FPGA、インテル® FPGA PCIe 5.0 IP を使用したサードパーティーの実装とベンチマークに基づく。結果は状況によって変わります。

**脚注 7** – パフォーマンスは、使用状況、構成、その他の要因によって異なります。詳細情報については、[www.intel.com/PerformanceIndex](http://www.intel.com/PerformanceIndex) を参照してください (具体的なワークロードと構成については FPGA のセクションを参照してください)。結果は状況によって変わります。

インテルは、サードパーティーのデータについて管理や監査を行っていません。正確さを評価するには、他のソースを参照する必要があります。

© Intel Corporation. Intel, インテル, Intel ロゴ, その他のインテルの名称やロゴは、Intel Corporation またはその子会社の商標です。その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。