



インテル® Stratix® 10 デバイスの低レイテンシー 40 Gbps Ethernet IP コア・リリースノート



目次

1	インテル® Stratix® 10 デバイスの低レイテンシー 40 Gbps Ethernet IP コア・リリースノート.....	3
1.1	インテル® Stratix® 10 デバイスの低レイテンシー 40 Gbps Ethernet IP コア v17.1.....	3



1 インテル® Stratix® 10 デバイスの低レイテンシー 40 Gbps Ethernet IP コア・リリースノート

リリースノートが特定の IP コア・バージョンで使用できない場合、IP コアにはそのバージョンの変更はありません。最新の更新リリースに関する情報は、*Intel Quartus Prime Design Suite Update Release Notes* に記載されています。

関連情報

[Intel Quartus Prime Design Suite Update Release Notes](#)

1.1 インテル® Stratix® 10 デバイスの低レイテンシー 40 Gbps Ethernet IP コア v17.1

表 1. 2017 年 11 月 バージョン 17.1

内容	影響	注
インテル FPGA IP Library の初回リリース		

関連情報

- [インテル® Stratix® 10 デバイスの低レイテンシー 40 Gbps Ethernet IP コア・ユーザーガイド \(英語版\)](#)
- [ナレッジ・データベースにある インテル Stratix 10 デバイスの低レイテンシー 40 Gbps Ethernet IP コアのエラッタ \(英語版\)](#)

Intel Corporation. 無断での引用、転載を禁じます。Intel、インテル、Intel ロゴ、Altera、ARRIA、CYCLONE、ENPIRION、MAX、NIOS、QUARTUS および STRATIX の名称およびロゴは、アメリカ合衆国および/またはその他の国における Intel Corporation の商標です。インテルは FPGA 製品および半導体製品の性能がインテルの標準保証に準拠することを保証しますが、インテル製品およびサービスは、予告なく変更される場合があります。インテルが書面にて明示的に同意する場合を除き、インテルはここに記載されたアプリケーション、または、いかなる情報、製品、またはサービスの使用によって生じるいっさいの責任を負いません。インテル製品の顧客は、製品またはサービスを購入する前、および、公開済みの情報を信頼する前には、デバイスの仕様を最新のバージョンにしておくことをお勧めします。

*その他の社名、製品名などは、一般に各社の表示、商標または登録商標です。

ISO
9001:2008
登録済