

この資料は英語版を翻訳したもので、内容に相違が生じる場合には原文を優先します。こちらの日本語版は参考用としてご利用ください。設計の際には、最新の英語版で内容をご確認ください。

CI151004-2.0

はじめに

Cyclone™ II デバイスは、外部デバイスを使用せずに、ホット・プラグイン、ホット・インサートまたはホット・スワップとしても知られるホット・ソケット（活線挿抜）およびパワー・シーケンスをサポートします。ユーザは、システムの動作中にボードや動作中のシステム・バスに影響を与えることなく、Cyclone II ボードを取り付けたり、取り外すことができます。

3.3 V、2.5 V、1.8 V、および 1.5 V デバイスが混在して実装されたプリント基板（PCB）上で Cyclone II デバイスを使用すると、ホット・ソケット機能によってボード・デザインが簡素化されます。Cyclone II のホット・ソケット機能により、ユーザはボード上の各デバイスのために適切なパワーアップ・シーケンスを確保する必要がなくなります。

Cyclone II のホット・ソケット機能の特長は、以下のとおりです。

- 外部コンポーネントやボードを操作せずに、ボードまたはデバイスの挿抜が可能
- パワーアップ・シーケンスのサポート
- ホット・インサート中のシステム・バスへの影響がない I/O バッファ

この章では、Cyclone II デバイスのパワー・オン・リセット（POR）回路についても説明します。POR 回路は V_{CC} が動作範囲内になるまで、デバイスをリセット状態に維持します。

Cyclone II の ホット・ ソケット仕様

Cyclone II デバイスは、外部コンポーネントや特別なデザイン要件なしで上記の 3 つの特長をすべて満たすホット・ソケット機能を提供します。Cyclone II デバイスのホット・ソケット機能により、以下が実現されます。

- デバイスを損傷させることなく、パワーアップ前にドライブ可能。
- I/O ピンはパワーアップ時にトライ・ステートを維持。デバイスはパワーアップ前またはパワーアップ時にドライブ・アウトしないため、動作中の他のバスに影響しません。
- I/O ピンから V_{CCIO} または V_{CCINT} 電源への内部電流経路はありません。I/O ピンでドライブ・インされた信号は、 V_{CCIO} または V_{CCINT} パワー・バスに給電しません。

デバイスはパワーアップ前にドライブ可能

パワーアップまたはパワーダウン前またはその間に、デバイスに損傷を与えることなく、Cyclone II デバイスの I/O ピン、専用入力ピン、および専用クロック・ピンに信号をドライブできます。Cyclone II デバイスは、任意のパワーアップ・シーケンスまたはパワーダウン・シーケンス (V_{CCIO} および V_{CCINT}) をサポートし、システム・レベルのデザインを簡素化します。


I/O ピンはパワーアップ時にトライ・ステートを維持

ホット・ソケットをサポートしないデバイスは、パワーアップ前またはパワーアップ時にドライブ・アウトすることにより、システム動作を中断したり衝突を引き起こす可能性があります。ホット・ソケットの状態では、Cyclone II デバイスの出力バッファは、システムのパワーアップまたはパワーダウン時にオフになります。また、Cyclone II デバイスは、コンフィギュレーションされて適切な動作条件になるまでドライブ・アウトしません。

信号ピンには V_{CCIO} または V_{CCINT} 電源への内部電流経路がない

ホット・ソケットをサポートしないデバイスでは、デバイスの信号ピンを通じてパワーアップされるときに電源が短絡する可能性があります。この不適切なパワーアップによって、ドライブするデバイスとドライブされるデバイスの両方が損傷し、カードのパワーアップが妨害される場合があります。

Cyclone II デバイスには、パワーアップ前またはパワーアップ時に、I/O ピン、専用入力ピン、または専用クロック・ピンから V_{CCIO} ピンまたは V_{CCINT} ピンへの電流経路はありません。Cyclone II デバイスは、システム・ボードの動作を中断または妨害することなく、パワーアップ後のシステム・ボードに取り付ける（またはシステム・ボードから取り外す）ことができます。Cyclone II デバイスは、ホット・ソケット時にバックプレーンのシグナル・インテグリティに最小限の影響しか与えません。

 V_{CCIO} ピンと V_{CCINT} ピンは、任意のシーケンスでパワーアップまたはパワーダウンできます。電源ランプ・レートの範囲は、100 μ s ~ 100 ms です。両方の V_{CC} 電源は、I/O ピンのドライブ・アウトを避けるために、互いに 100 ms 以内にパワーダウンする必要があります。ホット・ソケット中には、I/O ピンのキャパシタンスは 15 pF 未満、クロック・ピンのキャパシタンスは 20 pF 未満です。Cyclone II デバイスは、次のホット・ソケット仕様に適合します。

ホット・ソケット DC 仕様： $| I_{IOPIN} | < 300 \mu A$

ホット・ソケット AC 仕様： $| I_{IOPIN} | < 8 \text{ mA}$ 、
10 ns 以下の場合は $| I_{IOPIN} | > 8 \text{ mA}$

I_{IOPIN} は、デバイスの任意のユーザ I/O ピンの電流です。AC 仕様には 2 つの要件があります。パワーアップまたはパワーダウン時のピーク電流は、8 mA 未満である必要があります。10 ns 以下の場合は、ピーク電流が 8 mA を超えても構いません。

半導体デバイスのホット・ソケットに関する一般的な問題として、ラッチ・アップの危険性があります。電気的なサブシステムがアクティブ・システムにホット・ソケットされると、ラッチ・アップが発生する可能性があります。ホット・ソケット時に、電源からデバイスの V_{CC} プレーンとグランド・プレーンに給電される前に、信号ピンがアクティブ・システムによって接続されドライブされることがあります。これにより、ラッチ・アップが発生し、 V_{CC} からデバイス内のグランドへの低インピーダンス・パスが生じる可能性があります。その結果、デバイスに大きな電流が流れ、電氣的損傷を引き起こす可能性があります。

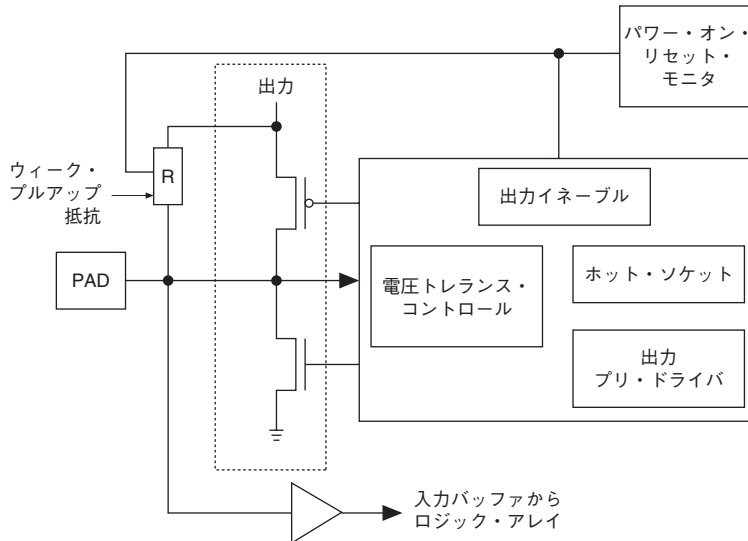
アルテラは、I/O バッファとホット・ソケット回路のデザインによって、ホット・ソケット中に Cyclone II デバイスがラッチ・アップを起こさないようにしています。

Cyclone II デバイスへの ホット・ ソケット機能 の実装

ホット・ソケット機能は、パワーアップ (V_{CCINT} 電源または V_{CCIO} 電源のいずれか) またはパワーダウン時に出力バッファをオフにします。ホット・ソケット回路は、 V_{CCINT} または V_{CCIO} のいずれかがスレッショルド電圧より低い場合に、内部 HOTSCKT 信号を生成します。デザインでは、HOTSCKT 信号を他の目的で使用することはできません。HOTSCKT 信号は、出力バッファをカット・オフし、DC 電流（ウィーク・プルアップ・リーク電流を除く）がピンを通してリークしないようにします。 V_{CC} がゆっくり上昇する場合、内部 POR 信号（カスタム・デザインで使用される FPGA ファブリックでは使用できない）がリリースされてコンフィギュレーションが終了した後も、 V_{CC} は比較的低いままです。この低い V_{CC} 電圧では、ホット・ソケット回路が I/O ピンをトライ・ステートに維持するので、出力バッファをドライブ・アウトできず、CONF_DONE ピン、nCEO ピン、および nSTATUS ピンは応答しません。そのため、これらのコンフィギュレーション出力ピンまたは双方向ピンがコンフィギュレーション中に動作できるように、これらのピンからホット・ソケット回路は除去されています。これらのピンは、パワーアップおよびパワーダウン・シーケンス中にドライブ・アウトする必要があります。

各 I/O ピンには、 4-1 に示す回路があります。

図 4-1. Cyclone II デバイスのホット・ソケット回路のブロック図



POR 回路は、 V_{CCINT} 電圧レベルをモニタし、デバイスがユーザ・モードになるまで I/O ピンをトライ・ステートに維持します。I/O ピンから V_{CCIO} へのウィーク・プルアップ抵抗 (R) によって、I/O ピンがフロート状態にならないようにしています。電圧トランス・コントロール回路によって、 V_{CCIO} または V_{CCINT} (あるいはその両方) に給電される前に、I/O ピンが 3.3V でドライブされ、デバイスがユーザ・モードでない場合に I/O ピンのドライブ・アウトを防止します。ホットソケット回路は、デバイスに給電される前に外部信号によって I/O ピンがドライブされた場合に、I/O ピンから内部で V_{CCIO} と V_{CCINT} に給電されるのを防止します。



内部ウィーク・プルアップ抵抗値について詳しくは、「Cyclone II デバイス・ハンドブック」の「DC & タイミング特性」の章を参照してください。

図 4-2 に、Cyclone II デバイス I/O バッファのトランジスタ・レベルの断面図を示します。このデザインでは、 V_{CCIO} に V_{CCINT} より先に給電された場合、または I/O パッド電圧が V_{CCIO} より高い場合には、出力バッファはドライブしません。これはホット・ソケット中の突発的な電圧スパイクの場合にも当てはまります。ホット・ソケット中には、信号 I/O ピンから V_{CCINT} または V_{CCIO} への電流経路はありません。 V_{PAD} リーク電流は、電圧トランス・コントロール回路のキャパシタンスを充電します。

図 4-2. FPGA デバイス I/O バッファのトランジスタ・レベル図

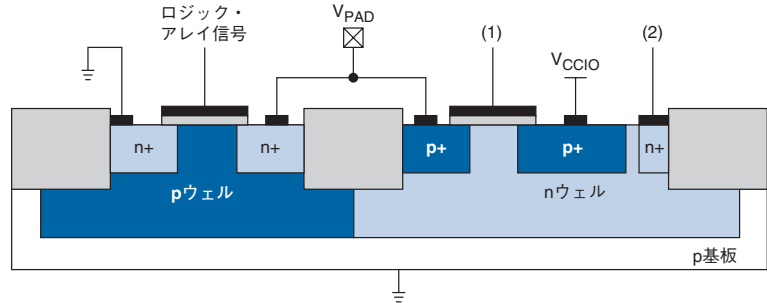


図 4-2 の注：

- (1) これは、ロジック・アレイ信号、あるいは V_{CCI0} または V_{PAD} のいずれか大きい方の信号です。
- (2) これは、 V_{CCI0} または V_{PAD} のいずれか大きい方の信号です。

パワー・オン・リセット回路

Cyclone II デバイスには、パワーアップ中に電源電圧レベルが安定するまでデバイス・システム全体をリセット状態に維持する POR 回路があります。POR 回路は、 V_{CCINT} および V_{CCI0} 電圧レベルをモニタし、 V_{CC} が上昇して通常のユーザ・レベルに達するまで、すべてのユーザ I/O ピンをトライ・ステートにします。また、POR 回路はコンフィギュレーションがトリガされる前に、コンフィギュレーション・ピンを含む 2 つの I/O バンク (EP2C5 と EP2C8 の場合は I/O バンク 1 および 3、EP2C20、EP2C35、EP2C50、および EP2C70 の場合は I/O バンク 2 および 6) の V_{CCI0} レベルおよびロジック・アレイの V_{CCINT} 電圧が確実に受け入れ可能なレベルに到達するようにします。POR 回路は、Cyclone II デバイスがユーザ・モードになった後も V_{CCINT} 電圧レベルを継続してモニタするため、ユーザ・モード中のブラウン・アウト状態を検出できます。ユーザ・モード中に、 V_{CCINT} 電圧がおよそ 600 ~ 700 mV の POR トリップ・ポイント以下に低下すると、POR 回路がデバイスをリセットします。ユーザ・モード中に V_{CCI0} 電圧が低下した場合、POR 回路はデバイスをリセットしません。

Cyclone II デバイスに給電されたとき、 V_{CC} が (最大 V_{CC} 立ち上がり時間として指定された) 所定の時間内に推奨動作範囲に達した場合、POR イベントが発生します。Cyclone II デバイスの最大 V_{CC} 立ち上がり時間は 100 ms、最小 POR 時間は 100 ms です。ただし、ユーザは外部コンポーネントを使用して $nSTATUS$ ピンをアサートすることによって、初期化時間を延長できます。

まとめ

Cyclone II デバイスはホット・ソケットが可能であり、I/O ピンのドライブ・アウトを防止するために V_{CCIO} と V_{CCINT} が互いに 100 ms 以内でパワーアップおよびパワーダウンされるという要件を満たす限り、すべてのパワーアップ・シーケンスおよびパワーダウン・シーケンスをサポートします。Cyclone II デバイスは、ホット・ソケットおよびパワー・シーケンス用の外部デバイスを必要としません。