

この資料は英語版を翻訳したもので、内容に相違が生じる場合には原文を優先します。こちらの日本語版は参考用としてご利用ください。設計の際には、最新の英語版で内容をご確認ください。

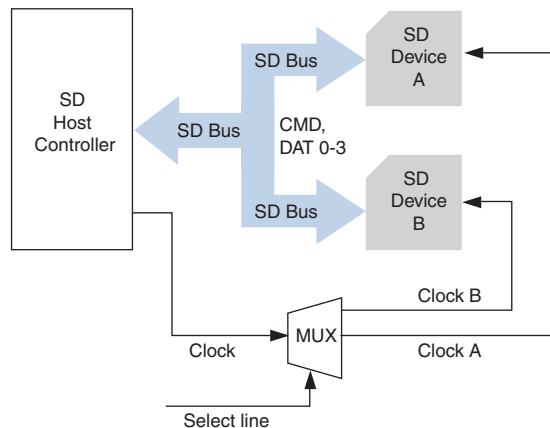
はじめに

このアプリケーション・ノートでは、1つのSDインタフェースを持つSD/SDIOホスト向けに、複数のSD (Secure Digital) /SDIO (Secure Digital Input Output) デバイスをマルチプレックスするSDまたはSDIOデバイス・マルチプレクサを作成する際の、アルテラのMAX® II CPLDの使用方法について説明します。また、I²Cインタフェースを経由してこのマルチプレクサのセレクト・ラインを制御する方法も説明します。

複数 SD デバイスの使用

SDインタフェースを1つしか持たないSDホスト・コントローラに複数のSDデバイスをサポートさせることがしばしば要求されます。SDプロトコルおよび規格では、次のいずれかの方法でこれを実現することを推奨しています。1つ目の方法は、SDホストと複数SDデバイスとの間で双方向マルチプレクサを使用し、このマルチプレクサを使用して複数のデータ・ラインをマルチプレックスする方法です。この方法では、クロック・ラインを各SDデバイスに接続します。2つ目の方法は、複数のデータ・ラインを複数のSDデバイスに接続したままにして、単方向クロック・ラインをマルチプレックスする方法です。このデザイン例では2つ目の方法を採用します (図1のブロック図参照)。

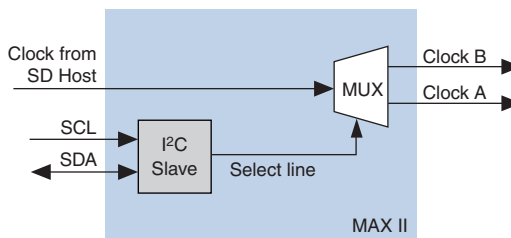
図1. クロックを使用したSDのマルチプレックス



MAX II を採用 した I²C セレクト・ ライン・ マルチプレクサ

1 ページの図 1 の「MUX」は、MAX II CPLD を使用して実装した単方向マルチプレクサです。マルチプレクサのセレクト・ラインは、I²C インタフェースを経由して制御されます。このインタフェースも同じ CPLD 内に実装されます。したがって、このマルチプレクサは I²C スレーブになり、ホスト・コントローラからのクロック・ラインは、受信された I²C データに応じて、SD デバイス A または SD デバイス B に接続されます。図 2 に、MAX II CPLD 内に実装したマルチプレクサのブロック図を示します。

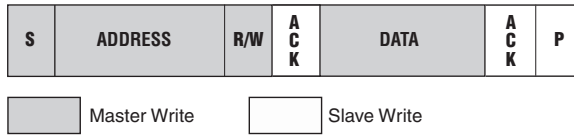
図 2. MAX II CPLD 内に実装した I²C セレクト・ライン MUX



CPLD 内に実装した I²C インタフェース (I²C スレーブ) は 7 ビットのアドレスを持ち、一般の I²C プロトコルに従います。スタート信号はマスタによって送信され、その後に 7 ビットのアドレスと R/W ビットが続きます。I²C バス上にブロードキャストされたアドレスが、スレーブ・デバイスのアドレスに一致すると、そのデバイスから ACK (acknowledge) 信号が送信されます。この後ろに DATA バイトが続きます。これはセレクト・ラインの選択としてマスタが要求するものです。この後ろに、もう 1 つスレーブからの ACK 信号が続きます。データ転送セッションは、マスタから Stop (P) 信号が送信されたときに終了します。表 1 と図 3 に、それぞれ I²C ピンと I²C シグナル・フォーマットを示します。

表 1. I²C インタフェース・ピンの説明

| 信号 | 用途 | 入力 / 出力 |
|-----|---------------------------|---------|
| SCL | I ² C クロック | 出力 |
| SDA | I ² C シリアル・データ | 双方向 |

図 3. I²C シグナル・フォーマット

S = Start (SCLK high, SDA high to low)

R/W = Read/Write (1 for Read, 0 for Write)

ACK = Acknowledgement (SDA held low by receiver)

P = Stop (SCLK high, SDA low to high)

Default Slave Address = 0000000 (00h)

このデザインは、EPM240G デバイス、EPM240 デバイス、またはその他の MAX II CPLD を使用して実装できます。これを、I²C バス環境で説明します。この実装では、このデザイン例のソース・コードと I²C バス・ラインの割り当て、SD ホスト・コントローラのクロック・ライン、イジェクト・ライン、SD デバイス A と SD デバイス B のクロック・ラインを使用しています。現在の選択を表示するために使用する LED インジケータは、セレクト・ライン・ステータスを表示するために割り当てられた出力ポートに接続されています。この SD マルチプレクサは、I²C シミュレータを使用して、MDN-B2 デモ・ボードでデモストレーションされます。このシミュレータは、PC パラレル・ポートとインタフェース・ハードウェアを使用して作成され、I²C 準拠の 2 線式バスを構成します。MDN-B2 は、2 個の SD デバイス (マルチプレックス対象) と SD ホストの標準 SD ソケットに適合する SD カード型 PCB アダプタに対応できる SD ソケットを 2 個持っています。I²C 環境の設定について詳しくは、Maxim/Dallas Semiconductor のアプリケーション・ノート AN3230 で説明されています。

www.maxim-ic.com/appnotes.cfm/an_pk/3230

このウェブサイトからダウンロードできる無償ソフトウェアの他に、パラレル・ポート I²C 設定用の同様な別のソフトウェア・プログラムもダウンロードすることができます。

http://files.dalsemi.com/system_extension/AppNotes/AN3315/ParDS2W.exe

このユーティリティ・プログラムではパラレル・ポートを使用し、そのハードウェアは MAX II 採用のマルチプレクサとインタフェースして、I²C 2 線式システムに必要な SDA 接続と SCL 接続を提供します。このデザインを実装すると、I²C マスタ (すなわち Maxim ユーティリティのコントロール・パネル) は、MDN-B2 上にある MAX II 採用のマルチプレクサのセレクト・ラインを制御することができます。

MDN-B2 デモ・ボード上へのデザイン例の実装について、以下に詳しく説明します。表 2 に、このデザイン例の EPM240G ピン・アサインメントを示します。

| 表 2. MDN-B2 デモ・ボードを使用したデザイン例 | | | |
|------------------------------|-------|-----------------|-------|
| EPM240G のピン・アサインメント | | | |
| 信号 | ピン | 信号 | ピン |
| APD_inhibit | ピン 14 | APD_inhibit_inv | ピン 12 |
| eject | ピン 64 | SCLK | ピン 39 |
| SDA | ピン 40 | sdA_clock | ピン 2 |
| sdB_clock | ピン 7 | sd_host_clock | ピン 28 |
| sel | ピン 76 | — | — |

未使用ピンは、Quartus® II ソフトウェアで **As input-tristated** に割り当てます。また、SCLK ピンと SDA ピンの **Auto Open-Drain** 設定をイネーブルにする必要があります。これを行うには、Assignments メニューの **Settings** をクリックします。次に、**Analysis and Synthesis Settings** を選択して **Auto Open-Drain** 設定をイネーブルにします。これらの設定の後にコンパイル・サイクルが続きます。

デザイン・ノート

MDN-B2 デモ・ボードでこのデザインのデモを行うには、以下のステップを実行します。

1. デモ・ボードの電源をオンにします（スライド・スイッチ SW1 を使用）。
2. デモ・ボード上の JTAG ヘッド JP5 とプログラミング・ケーブル（ByteBlaster™ II または USB-Blaster™）を使用してデザインを MAX II CPLD ヘダダウンロードします。
3. プログラミング・プロセスの起動前と起動中、デモ・ボードの SW4 を押し続けます。完了したら、電源をオフにして JTAG コネクタを取り外します。

パラレル・ポートから駆動される I²C 環境を PC から設定するときは、次のステップを実行します。

1. I²C で規定されたプロトコルを使用してスレーブと通信するために、Maxim パラレル・ポート・ユーティリティのようなソフトウェア・ユーティリティをダウンロードします。パラレル・ポート・ソフトウェアをインストールします。（この例では、**ParDS2W.exe** プログラムを使用）。

2. このパラレル・ポート・ユーティリティのために、Windows XP または Windows 2000 内でパラレル・ポートをアクセスできるようにするパラレル・ポート・ドライバをインストールする必要があります。ドライバは、www.direct-io.com/Direct-IO/directio.exe の Direct-IO からダウンロードすることができます。
3. インストールの後、Direct-IO プログラムを設定する必要があります。Windows のコントロール・パネル内で、Direct IO アイコンをクリックします。パラレル・ポートの **Begin** アドレスと **End** アドレスを入力します（通常は 378 ~ 37E。ただし、コントロール・パネル / システム / ハードウェア / デバイス・マネージャ / ポート / ECP プリンタ・ポート (LPT) / リソースで設定を調べて PC のパラレル・ポート・アドレスを確認してください）
4. PC の起動時に BIOS 設定を変更して、パラレル・ポートを ECP に設定します。
5. 次に、Direct IO コントロール・パネルの **Security** タブを選択し、**ParDS2W.exe** プログラムのディレクトリ・パスを調べます。**Open** をクリックし、**Add** をクリックして、プログラムを追加します。このユーティリティのパスが、**Allowed Processes** フィールドに表示されます。**OK** をクリックします。
6. MDN-B2 デモ・ボードに添付されている I²C ドングルをパラレル・ポートに接続します。必要に応じて拡張コードを使用して、パラレル・ポート接続をデモ・ボードの近くまで延ばします。
7. I²C パラレル・ポート・ドングル上にある 4 ピン・ソケットを、ソケットの赤マークと JP3 ヘッダのピン 1 を合わせて、デモ・ボードの I²C ヘッダ (JP3) に接続します。
8. ParDS2W プログラムを開いて、PC の該当するパラレル・ポート・アドレスを選択し (Direct IO 設定時の表示のように)、**Address2-Wire Device Address** に 00h を設定します。
9. 最後に、**Test Circuit** タブで I²C の設定をテストして、**Status** ウィンドウに **Test PASS** メッセージが表示されるのを確認することができます。これが表示されると、I²C 環境の設定が完了します。

MDN-B2 デモ設定で使用する SD ホスト / カード・リーダを設定するときは、次のステップを実行します。

1. SD ソケットからのカード検出ラインをアクセスするように変更した汎用の USB SD カード・リーダを使用します。
2. SD カード・リーダへの USB ケーブルが切り離されており、MDN-B2 の電源スイッチがオフになっていることを確認します。
3. SD カード型 PCB アダプタを SD カード・リーダの SD ソケットに接続し、2 枚の SD メモリ・カード・デバイスを MDN-B2 上の 2 個の SD ソケットに挿入します。

4. SD カード・リーダからのカード検出ラインを JP8 のピン 5 を使用して MDN-B2 ボードに接続します。
5. MDN-B2の電源をオンにして、USBケーブルをSDカード・リーダに接続します。



カード・リーダが接続された PC の「My Computer」に、SD メモリ・カードの 1 つが表示されます。

6. パラレル・ポート・ユーティリティを使用して、PC スレーブに対して書き込みを行います。PC への書き込みを行うときは、**Start** を押し、次に **Write Byte** を押します。**Write Data** の隣のフィールドに 16 進バイト 00 を入力して、**Write Data** をクリックします。この操作で、SD デバイスの 1 つが選択されます。同様に、FF を書込むと、他の SD デバイスが選択されます。操作を反映して、MDN-B2 上の LED D12 の状態が変化します。



マルチプレックスされる該当する SD メモリ・カードの「My Computer」の表示が変化するのを確かめてください。

ソース・コード

このデザイン例は Verilog を使用して作成しており、本書で説明する MDN-B2 デモ・ボードを使用したデモとなっています。ソース・コードおよび完成した Quartus II プロジェクトは、以下から入手可能です。

www.altera.co.jp/literature/an/an509.zip

まとめ

このデザイン例が示すように、MAX II CPLD は SD/SDIO デバイス・マルチプレクサを実装するための優れた選択肢となります。MAX II CPLD は、低消費電力、大きな I/O ピン数、コアと I/O バンクですべてのパワーオン・シーケンスに対応できる能力を持つため、このようなアプリケーションに最適です。

関連情報

- MAX II CPLD ホームページ：
www.altera.co.jp/products/devices/cpld/max2/mx2-index.jsp
- MAX II デバイスの資料ページ：
www.altera.co.jp/literature/lit-max2.jsp
- MAX II パワーダウン・デザイン：
www.altera.co.jp/support/examples/max/exm-power-down.html
- MAX II アプリケーション・ノート：
 - AN 422: MAX II CPLD を使用したポータブル・システムにおける消費電力の管理
 - AN 428: MAX II CPLD のデザイン・ガイドライン

改訂履歴

表 3 に、このアプリケーション・ノートの改訂履歴を示します。

| 表 3. 改訂履歴 | | |
|-------------------|------|----|
| 日付 & ドキュメント・バージョン | 変更内容 | 概要 |
| 2007 年 12 月 v1.0 | 初版 | — |



101 Innovation Drive
San Jose, CA 95134
www.altera.com
Literature Services:
literature@altera.com

Copyright © 2007 Altera Corporation. All rights reserved. Altera, The Programmable Solutions Company, the stylized Altera logo, specific device designations, and all other words and logos that are identified as trademarks and/or service marks are, unless noted otherwise, the trademarks and service marks of Altera Corporation in the U.S. and other countries. All other product or service names are the property of their respective holders. Altera products are protected under numerous U.S. and foreign patents and pending applications, maskwork rights, and copyrights. Altera warrants performance of its semiconductor products to current specifications in accordance with Altera's standard warranty, but reserves the right to make changes to any products and services at any time without notice. Altera assumes no responsibility or liability arising out of the application or use of any information, product, or service described herein except as expressly agreed to in writing by Altera Corporation. Altera customers are advised to obtain the latest version of device specifications before relying on any published information and before placing orders for products or services.

