

この資料は英語版を翻訳したもので、内容に相違が生じる場合には原文を優先します。こちらの日本語版は参考用としてご利用ください。設計の際には、最新の英語版で内容をご確認ください。

はじめに

本資料では、MAX®II CPLD を使用したパルス幅変調 (PWM) の実装について説明します。このデザインでは MAX II CPLD 内蔵のユーザ・フラッシュ・メモリ・オシレータを使用しているため、専用の外部クロックが不要になります。

パルス幅変調

PWM では、方形波の周期が一定に維持され、信号のハイ・レベル期間が変えられます (変調されます)。したがって、信号のデューティ・サイクルと DC 平均値が変化します。PWM は、デジタル・システム出力からの支援を受けてアナログ回路を制御する強力な方法を提供します。PWM 技術のアプリケーション例としては次のようなものがあります。

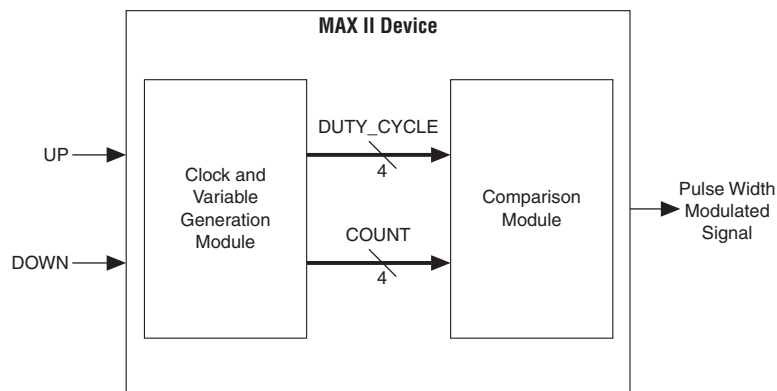
- 通信—送信側でデータを特定のパルス幅に対応させてエンコードし、受信側でそれをデコードします。
- 電圧レギュレーション—デューティ・サイクルを変えることにより、電圧レギュレータ・システムの出力電圧を目的レベルへ制御します。
- 電源供給—変調したデューティ・サイクルの関数として平均供給電力を変えることができます。
- オーディオ効果と増幅—サウンド・シンセシスで使用します。

PWM は、高速なスイッチング速度で知られている LED の輝度変化によって視覚的に観察することができます。この場合、LED の輝度変化は PWM による平均 DC 電圧の変化、すなわち LED 電流の変化によって発生します。

MAX II CPLD を使用した PWM

図 1 に、PWM の基本ブロック図に示します。up および down 入力信号は、出力信号のデューティ・サイクルを変更するために使用されます。最初のモジュールは、クロック・ジェネレータと 2 種類のカウンタを持っています。クロック・ジェネレータには、MAX II デバイスに内蔵されているユーザ・フラッシュ・メモリ・オシレータを使用します。1 つ目のカウンタの 4 ビット出力信号 DUTY_CYCLE は、up または down に対応してインクリメントまたはデクリメントされます。2 つ目のカウンタの 4 ビット出力信号 COUNT (基準カウンタ) は、より高い周波数で連続的にインクリメントされます。この信号は 2 つ目のモジュール内で、DUTY_CYCLE と比較されます。この比較結果の 1 ビットが、最終出力信号 PWM として使用されます。

図 1. MAX II デバイスを使用したパルス幅変調の実装



パルス幅変調器への入力、出力信号のデューティ・サイクルを変えるために使用される up 信号と down 信号から構成されています。CPLD では、2 つの基本モジュールを使用して、図 1 に示す PWM を実現しています。すべての入力信号と出力信号は 1 ビットです。

4 ビット変数の DUTY_CYCLE 信号により、出力信号のデューティ・サイクルは 16 通りの変化が可能です。このデザイン実装では、up 信号は down 信号より優先されます。両方が同時に発生した場合、出力信号のデューティ・サイクルは増えることとなります。

実装

このデザイン例は、EPM240 あるいは他の MAX II CPLD を使用して実装することができ、単色（赤）LED の輝度を制御することにより、あるいは MDN-B2 デモ・ボード上の二色（赤緑）LED の色合いを変えることにより、結果を観察できます（図 2）。この実装では、このデザイン例用のソース・コードを使用し、コントロール・ラインと出力ラインを MAX II CPLD の GPIO ラインに割り当てて、これらを LED に接続しています。赤の LED は、輝度を変えるため PWM 出力で駆動します。二色の LED は、PWM と PWM_INV の相補信号で駆動されます。動作周波数は視覚限界外に設定して、残像現象を利用しています。このデモでは、二色 LED の 2 つのカラー・スペクトルを混合する割合を PWM 信号によりコントロールします。デモ・モード上の 2 つのプッシュ・ボタン・スイッチを使用して、PWM のデューティ・サイクルを段階的に変えることができます。このデモでは、出力信号のデューティ・サイクルの変化と単色 LED の輝度の変化の関係を観察することが可能です。

図 2. MDN-B2 デモ・ボード上の PWM の構成

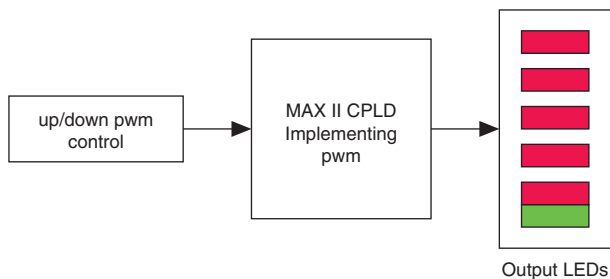


表 1 に、MDN-B2 デモ・ボード上のデザイン例実装のピン・アサインメントを示します。

表 1. EPM240G のピン・アサインメント

信号	ピン
pwm	ピン 87
pwm1	ピン 71
pwm3	ピン 73
up	ピン 82
pwn_inv	ピン 88
pwm2	ピン 72
pwm4	ピン 74
dn	ピン 81

未使用ピンは、Quartus II ソフトウェアの **Device and Pin Options** ダイアログ・ボックスで、**input tri-stated** として割り当てられています。

MDN-B2 デモ・ボードで本デザインのデモを行う場合は、以下の注意事項を参照してください。

- デモ・ボードの電源をオンにします（スライド・スイッチ SW1 を使用）。

- デモ・ボード上の JTAG ヘッド JP5 とプログラミング・ケーブル (ByteBlaster™ II または USB-Blaster™) を使用してデザインを MAX II CPLD ヘダダウンロードします。プログラミング・プロセスの起動前と起動中、デモ・ボードの SW4 を押し続けます。完了したら、電源をオフにして JTAG コネクタを取り外します。
- デモ・ボードの電源をオンにして (スライド・スイッチ SW1)、MDN-B2 上の up および down (SW9 / SW8) プッシュ・ボタンを押したときの赤 LED の輝度変化を観測します。二色 LED D7 は、変化する PWM 出力による赤と緑の様々な組み合わせを表示します。

ソース・コード

このデザイン例は、Verilog HDL を使用して作成しており、MDN-B2 デモ・ボードを使用したデモとなっています。ソース・コード、テストベンチ、および完成した Quartus II プロジェクトは、以下から入手可能です。

www.altera.co.jp/literature/an/an501_design_example.zip

まとめ

本アプリケーション・ノートで説明したように、パルス幅変調を使用した電源制御を実現する場合、MAX II CPLD は優れた選択肢となります。MAX II デバイスの低消費電力、迅速なパワーオン、独自の内部オシレータは、パルス幅制御システムの基本構成要素であり、理想的なプログラマブル・ロジック・デバイスとなっています。

関連情報

以下に、関連資料を示します。

- MAX II CPLD ホームページ :
www.altera.co.jp/products/devices/cpld/max2/mx2-index.jsp
- MAX II デバイスの資料ページ :
www.altera.co.jp/literature/lit-max2.jsp
- MAX II パワーダウン・デザイン :
www.altera.co.jp/support/examples/max/exm-power-down.html
- MAX II アプリケーション・ノート :
「AN 428: MAX II CPLD」の「デザイン・ガイドライン」
「AN 422: MAX II CPLD を使用したポータブル・システムにおける消費電力の管理」

改訂履歴

表 2 に、このアプリケーション・ノートの改訂履歴を示します。

表 2. 改訂履歴		
日付 & ドキュメント・バージョン	変更内容	概要
2007 年 12 月 v1.0	初版	—



101 Innovation Drive
San Jose, CA 95134
www.altera.com
Literature Services:
literature@altera.com

Copyright © 2007 Altera Corporation. All rights reserved. Altera, The Programmable Solutions Company, the stylized Altera logo, specific device designations, and all other words and logos that are identified as trademarks and/or service marks are, unless noted otherwise, the trademarks and service marks of Altera Corporation in the U.S. and other countries. All other product or service names are the property of their respective holders. Altera products are protected under numerous U.S. and foreign patents and pending applications, maskwork rights, and copyrights. Altera warrants performance of its semiconductor products to current specifications in accordance with Altera's standard warranty, but reserves the right to make changes to any products and services at any time without notice. Altera assumes no responsibility or liability arising out of the application or use of any information, product, or service described herein except as expressly agreed to in writing by Altera Corporation. Altera customers are advised to obtain the latest version of device specifications before relying on any published information and before placing orders for products or services.

